

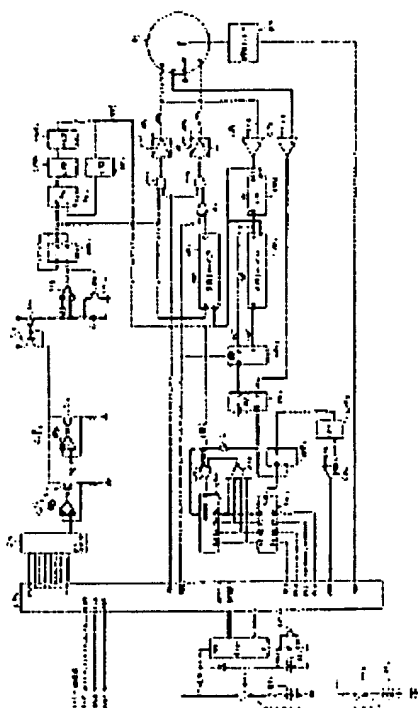
CONTROLLING CIRCUIT OF OSCILLATORY WAVE MOTOR

Patent number: JP63209481
Publication date: 1988-08-31
Inventor: SHIMIZU MASAO; others: 01
Applicant: CANON INC
Classification:
- international: H02N2/00
- european:
Application number: JP19870041861 19870224
Priority number(s):

Abstract of JP63209481

PURPOSE: To start a motor in a short time, by setting the frequency at which the motor actually began to pivot in the last drive as the starting frequency in the next motor drive, and by transferring it to the frequency for desired speed.

CONSTITUTION: A controlling circuit of an oscillatory wave motor is constituted by the use of a microcomputer CPU, of which from an output port PA the information deciding the driving frequency is outputted, while from an output port B1 the motor drive signal and from another output port PB2 the direction signal to decide normal or reverse rotation are respectively sent out and from other output ports PC0-PC3 the resonance frequency information is outputted. A phase locked loop is composed of a DA conversion circuit DA, a comparator CP1, a low pass filter LPF1, voltage control oscillator VCO1 and a division circuit FR1, with which the frequency is detected when the rotation of motor begins, and this frequency information is set out as the frequency initial value in the next starting of rotation. After starting, it is transferred to the frequency for desired speed and the frequency in the abovementioned starting is held in an RAM.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

⑫ 特許公報(B2)

平5-38553

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭公告 平成5年(1993)6月10日

H 02 N 2/00

C

8525-5H

発明の数 1 (全12頁)

⑮発明の名称 振動型駆動装置用制御回路

⑯特 願 昭62-41861

⑰公 開 昭63-209481

⑱出 願 昭62(1987)2月24日

⑲昭63(1988)8月31日

⑳発 明 者 清 水 雅 夫 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内㉑発 明 者 鈴 木 信 行 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内

㉒出 願 人 キヤノン株式会社 東京都大田区下丸子3-30-2

㉓代 理 人 弁理士 丸 島 儀 一

審 査 官 糟 谷 洋 治

㉔参考文献 特開 昭61-124276 (JP, A) 特開 昭61-221585 (JP, A)

特開 昭59-156168 (JP, A) 特開 昭59-156169 (JP, A)

1

2

㉕特許請求の範囲

1 駆動回路Iと、検知回路ENC、CPUと、周波数調定回路CPUと、初期値設定回路CPUとを有する振動型駆動装置用制御回路であつて、

振動型駆動装置は、振動体BIを有し、振動体が電気・機械エネルギー変換素子A、Bによつて励振されて振動を発生し、圧接された可動体又は対象物を相対駆動するものであり、

駆動回路Iは、周波信号で電気・機械エネルギー変換素子A、Bを作動するものであり、

検知回路ENC、CPUは、可動体又は対象物の相対駆動の開始を検出するものであり、

周波数調定回路CPUは、振動型駆動装置の起動時、周波信号の周波数を初期値から徐々に変更するものであり、

初期値設定回路CPUは検知回路ENC、CPUが可動体又は対象物の相対駆動の開始を検知した時における周波信号の周波数値又はこの周波数値に対して所定範囲内の周波数値を記憶し、この値を次の振動型駆動装置の起動時における初期値として利用するものである

振動型駆動装置用制御回路。

発明の詳細な説明

〔産業上の利用分野〕

本発明は電歪素子、圧電素子等の電気-機械エネルギー変換素子に周波電圧を印加することにて振動体表面に進行性振動波を発生させ、該振動波にて移動体を駆動する振動波モーターの制御回路に関する。

〔従来技術〕

該型式のモーターの速度を調定するに際して、上記周波電圧の周波数を変化させる方法が知られている。

該方法にてモーターを所望の速度に設定する場合には、所望の速度に対応する周波数を選んで上記電気-機械エネルギー変換素子に印加すれば良いが、該方法によるとモーターは急激に回転を開始することとなり、モーターを滑らかに回転させることが出来ない。

上記の問題を解消するために、モーターを起動するに際して高周波数から徐々に駆動周波数を低下させ、所望の速度に応じた周波数へ移行させれば良い。

この際の起動時の高周波数としては、モーターが実際に回転を開始する周波数に設定し、この設

3

4

定周波数から徐々に周波数を低下させればモーターを所望速度まで短時間かつ滑らかに駆動することが出来るものの、上記モーターの特性は一定ではなく温度等の環境変化に影響され、起動開始時の周波数を固定すると温度時の変化が起きた場合対応が出来なくなり、上記急激な回転や起動開始時までの時間が長くなる等の不都合が生じる。

〔目的〕

本発明は上記事項に鑑みなされたもので、その構成として

駆動回路 I と、検知回路 ENC、CPU と、周波数調定回路 CPU と、初期値設定回路 CPU とを有する振動型駆動装置用制御回路であつて、振動型駆動装置は、振動体 BI を有し、振動体が電気・機械エネルギー変換素子 A、B によつて励振されて振動を発生し、圧接された可動体又は対象物を相対駆動するものであり、駆動回路 I は、周波信号で電気・機械エネルギー変換素子 A、B を作動するものであり、検知回路 ENC、CPU は、可動体又は対象物の相対駆動の開始を検出するものであり、

周波数調定回路 CPU は、振動型駆動装置の起動時、周波信号の周波数を初期値から徐々に変更するものであり、

初期値設定回路 CPU は検知回路 ENC、CPU が可動体又は対象物の相対駆動の開始を検出した時における周波信号の周波数値又はこの周波数値に対して所定範囲内の周波数値を記憶し、この値を次の振動型駆動装置の起動時における初期値として利用する振動型駆動装置用制御回路を提供せんとするものである。

〔実施例〕

第 1 図は本発明に係る振動波モーターの制御回路の一実施例を示す回路図である。

図において、CPU はマイクロコンピューターを示している。

該コンピューター CPU において、PA₀～PA₇ は出力ポートで、該ポートからは駆動周波数を決定する情報が出力される。又、出力ポート PB₁ からはモーター駆動停止信号を送出し、出力ポート PB₂ からはモーターの正逆回転を決定する方向信号が送出される。PC₀～PC₃ は共振周波数情報を出力する出力ポート、PD₀ はロック信号を入力する入力ポート、PE₀ はエンコーダー ENC からのパ

ルスを入力するポートである。

DA は上記 CPU の出力ポート PA₀～PA₇ と接続し、該ポートから出力される情報を DA 変換するデジタル・アナログ (DA) 変換回路である。OP₁、OP₂ 及び TR₁、TR₂ はそれぞれオペアンプ及びトランジスターで、OP₁、TR₁ にて上記 DA 変換回路出力に応じた電流を形成し、トランジスタ TR₃、TR₄ から成るカレントミラー回路に該電流を形成させる。又、上記 OP₂、TR₂ はオフセット用の回路で、該回路にてオフセット用電流が形成され、その結果としてカレントミラー回路を構成する上記トランジスター TR₄ に上記 DA 変換回路出力に応じた電流に対して、上記オフセット電流を加えた電流が形成される。

C₁ は上記トランジスター TR₄ の出力電流にて充電されるコンデンサー、CP₁ はコンパレータ、TR₅ はトランジスターで、コンデンサー C₁ が所定電圧 V_c まで充電されると、コンパレータ CP₁ は出力をハイレベル (以下 1 と称す。) となし、トランジスター TR₅ をオンとなす。従つてコンパレータ CP₁ からは上記トランジスター TR₄ の電流値に応じた周波数のパルスを出力する。DFF₁ はクロック端子を上記コンパレータ CP₁ の出力端に接続する D フリップフロップで、該フリップフロップは上記コンパレータ CP₁ からパルスに同期して作動し、上記コンパレータ CP₁ の出力パルスをデューティ 50% のパルスに変換する。

PC₁ はフェーズコンパレータで入力 R 及び S への入力パルスの位相が一致している時、出力をオープンとなし、その入力パルス位相の一致度が例えば R 入力端へのパルスに対して S 入力端のパルスが遅れればその遅れ分だけ出力をハイレベル (以下 1 と称す。) となし、逆に R 入力端へのパルスに対して S 入力端のパルスが進めばその分だけ出力をロウレベル (以下 0 と称す。) となす。LPF₁ はローパスフィルターで、例えば PC₁ の出力が 1 となることにて出力レベルを増大させ、逆に 0 となることにて出力レベルを減少させ、オープンの時その出力レベルを維持する。VCO₁ は電圧制御発振器で、その出力周波数は上記 LPF₁ の出力が大となる程高周波数となる様構成されている。FR₁ は VCO₁ の出力を 32 分周する分周回路である。上記構成 PC₁、LPF₁、VCO₁、FR₁ にてフェーズロックループを構成し、コンパレータ

5

PC₁のS及びR入力があるパルスとなる様制御され、その結果VCO₁の出力はDFF₁のパルス周波数f₁に対して32倍の32f₁なるパルスを出しする。

SR₁は8ビットのシフトレジスターで、該レジスターのD入力は上記DFF₁のQ出力と接続し、又クロック入力は上記VCO₁の出力に接続している。

この様に構成しているの、シフトレジスターSR₁は、その出力QをD入力へのパルスに対して90°位相をずらしたパルスとなす。ex₁はエクスルシブオアゲートで、該ゲートは上記レジターSR₁のQ出力及び前記CPUの出力ポートPB₂からの方向DIRを入力しており、出力ポートPB₂からの信号が0の時にはレジスターSR₁のQ出力をそのまま出力させ、又1の時にはレジスターSK₁のQ出力を反転させて出力させる。これにてゲートex₁の出力パルスを前記フリップフロップDFF₁に対して±90°づれたパルスとなし、モーターの回転方向切換えを行う。AN₁、AN₂はアンドゲートで、該ゲートはそれぞれ上記DFF₁の出力及びゲートex₁の出力をアンプAP₁、AP₂に伝える。BIは電歪素子が配される振動体である。該振動体は例えばリング形状をしており、その表面に電歪素子が配されている。又、該振動体の表面には振動体と同一形状の移動体が摩擦接触しており、振動体に発生する進行性振動波にて駆動される。尚第1図中点線で囲んだIは駆動回路を示すものである。

第2図は上記振動体BIの表面上に配される電歪素子の配設状態を示す説明図である。第2図中のA₁及びB₁はそれぞれ図示の位相及び分極関係に振動体BI上に配される第1と第2の電歪素子群である。又S₁は第1の電歪素子群B₁に対して45°位相がづれた位相に配されるセンサー用の電歪素子である。これらの各電歪素子は、それぞれ単独のものを振動体に附しても良いし、又一体的に分極処理にて形成しても良い。第1図に戻り、A、B、Sはそれぞれ第1、第2の電歪素子群及びセンサー用電歪素子S₁に対する駆動電極及びセンサー電極を示し、電極Aに対して上記アンプAP₁を介して周波電圧が印加されると共に、電極Bに上記AP₂を介した周波電圧が印加されることにて振動体BI表面に進行性の振動波が形成される。又、振動体に上記振動波が形成されると、こ

6

の振動波の状態に応じてセンサー用電歪素子Sが出力（周波電圧）を出力し、センサー電極S₁にて、これが検出される。尚、振動波モーターは共振状態では、A電極への駆動電圧とセンサー電極からの出力電圧との位相関係が特定の関係を示す特性を有しており、電極Aにて周波信号が印加される第1の電歪素子群A₁とセンサー用電歪素子Sとの位相関係にて決定され、本実施例の場合は正転状態では電極A、Sとの信号波形の位相が135°づれた時に共振状態を示し、又逆転の時には45°づれた時に共振状態を示すものとし、共振からづれるほど上記位相関係がづれるものとする。CP₂、CP₃はそれぞれ電極A及びSの出力波形をパルス形状に整形するコンパレーターを示す。

FR₂は上記コンパレーターCP₂の出力をD入力とし、クロック入力を上記VCO₁の出力に接続する4ビットのシフトレジスターで、該構成にてシフトレジスターFR₂はコンパレーターCP₂の出力パルス即ち電極Aの周波信号を45°シフトさせる。FR₃はそのD入力を上記シフトレジスターFR₂のQ出力と接続し、クロック入力を上記VCO₁の出力と接続する8ビットのシフトレジスターで、シフトレジスターFR₂の出力を更に90°シフトし、全体でコンパレーターCP₂の出力を135°シフトする。SEL₁はシフトレジスターFR₂又はFR₃の出力を選択するデーターセクターである。該セクターは出力ポートPB₂の信号DIRが正転を表わしている時、入力Bを選択し逆転を表わしている時入力Aを選択する。

PC₂はフェーズコンパレーターで、第3図の如く入力S、Rへの入力パルスの位相関係を検知し、その位相差が大な程出力PDから1の出力されるデューティが小さな信号を出力する。I₁はインバーター、COU₁はカウンター、AN₂はアンドゲートで、上記カウンターはリセット入力RESETへの信号が0の時リセットされる。又、上記アンドゲートAN₂はインバーターI₁の出力が1の時、上記VCO₁からのパルスをカウンターCOU₁へ伝える。上記の構成にてカウンターCOU₁はコンパレーターPC₂の出力が0の期間VCO₁からのパルスをカウントし、モーターが共振状態に近づくにつれてカウンターCOU₁のカウント値が減少する。MC₁は入力(A₀~A₂)と(B₀~B₂)の値を比較し、A<Bの時1を出力す

るマグニチュードコンパレータで、該コンパレータMC₁の出力はD型フリップフロップDFF₂のD入力と接続している。該フリップフロップのDFF₂のクロック入力は、上記コンパレータPC₂の出力PDと接続され、クロック入力へのパルスの立上りに同期してD入力の状態を検知する。

LPF₂はローパスフィルター、CP₄はコンパレータで、上記フリップフロップのDFF₂のQ出力1にตอบสนองして、CPUの入力ポートPDφへ1信号を伝える。

ENCはモーターの移動体に連動して回転する例えばパルス板等のコード板で、モーターの回転速度に応じた周波数のパルスを形成する。

RAMはランダムアクセスメモリーで、CPUとデータの通信を行う。該RAMはバックアップ用電源BT₁から常時給電されると共に、メインスイッチSW₁を介して電源BT₂から給電される。又、該電源BT₂にてアンプAP₁、AP₂をのぞく各回路部への給電がなされる。SW₂は上記スイッチSW₁に連動してオンとなるスイッチで、該スイッチSW₂を介して高電圧電源BT₃の出力が上記アンプAP₁、AP₂に供給される。SW₃はメモリーRAMの内容をリセットするリセットスイッチである。

第4図は第1図のコンピューターCPUに内蔵されるROMにプログラムされているプログラムフローを示すプログラム図であり、コンピューターCPUは該プログラムフローに従って制御動作を実行する。

次いで第1図実施例の動作を説明する。

今メインスイッチSW₁をオンとすると、電源BT₂の出力が各回路に印加される。これにてコンピューターCPUが作動を開始する。

コンピューターCPUが作動を開始すると、まずステップ1が実行される。以下各ステップの動作を説明する。

ステップ1：出力ポートPB₀から0を、又PB₁から0を出力する。出力ポートPC₀〜PC₃から所定の設定値\$3を出力する。

ステップ2：RAMの有効ビットデータを入力する。

ステップ3：上記データが0の時、変数FMAX=\$FFとし、1の時はRAMに記憶さ

れている前回最高周波数を読み出し、FMAX=前回最高周波数とする。

初回のモーター駆動に際しては上記有効ビットデータは0となっており変数FMAX=\$FFに設定される。

ステップ4：出力ポートPA₀〜PA₇から上記変数FMAXを出力する。該ポートからの変数FMAX情報はDA変換器DAにてアナログ電圧に変換され、アンプOP₁、OP₂及びトランジスタTr₁〜Tr₄の作用にて上記変数FMAXに応じた電流値がトランジスタTr₄に流れる。

ステップ4'：内部メモリーFに上記変数FMAXを記憶させる。

ステップ5：出力ポートPB₀から1を出力させる。該ポートPB₀から0は所謂ビジー信号として作用しており、これにてビジーが解除され、コンピューターCPUに接続される不図示の回路に対してコンピューターCPUとの通信が許容状態となることを示す。

ステップ6：不図示の回路からコンピューターの入力ポートSDIに入力されるデータを検知し、不図示の回路からデータとして駆動命令信号が入力されるか否かの判定を行い、駆動命令信号が入力されるまでステップ5、6を繰り返す、駆動命令信号が入力されるとステップ7へ進む。尚、上記駆動命令信号は不図示の回路に設けられたマニュアル操作の始動スイッチがオンとなることにて形成され、上記入力ポートSDIへ入力されるものとし、始動スイッチが操作されることにてステップ7へ移行する。

上記ステップ5が実行されると、上述の如く不図示の回路との通信が許容され、この間に不図示の回路にて設定されたモーターの回転速度情報、回転量情報、回転方向情報等のデータがコンピューターの入力ポートSDIに入力される。

ステップ7：出力ポートPB₀を0となし、不図示の回路とコンピューターCPU間の通信を禁止し、上記設定された回転量情報を指定パルス数としてメモリーCOUNTに記憶させ、設定された回転速度情報を指定速度としてVELに記憶させる。又、設定された回転方向情報に基づいて出力ポートPB₂から1又は0を出力する。

又、入力ポートPEOからの情報1又は0を

メモリーPLEVELに入力する。入力ポートPEOをエンコーダーENCと接続しており、エンコーダーENCはコード板（パルス板）等にて構成され、モーターの回転にてパルス即ち1、0信号の繰り返しを形成する。よつてモーターが回転を開始する以前のエンコーダーENCの出力はコード板の初期位置に応じて0又は1を出力しており、このコード板の初期状態がメモリーPLEVELに記憶される。

ステップ8：出力ポートPB₁から1を出力する。これにてアンドゲートAN₁、AN₂が開状態となり、フリップフロップDFF₁の出力及びエクスクリプオアゲートex₁の出力をアンプAP₁、AP₂に伝える。

上述の如く、トランジスタTr₄には変数FMAX=\$FFに応じた電流が流れており、上述の如くフリップフロップDFF₁は該電流値に応じた周波数のパルスを出力し、又エクスクリプオアゲートex₁からは、上述の如くフリップフロップDFF₁の出力パルスに対して90℃位相のずれたパルスが出力されるため、モーターの電極A、Bには90℃位相のずれた周波数\$FFの周波電圧が印加され、モーターは回転動作を開始する。

ステップ9：内部タイマーをリセットし、その後リセットを解除する。これにてタイマーの計時が開始される。

ステップ10：タイマーの計時が所定時間計時したか否かを検知し、タイマーの計時時間が経過していない時にはステップ11へ、又タイマーの計時時間が経過していればステップ13へ移行する。

ステップ11：入力ポートPEOからの入力信号とメモリーPLEVELの信号とが同一であるか否かを検知し、同一の時には再度ステップ10へ移行し、同一でない時にはステップ12へ移行する。

上記メモリーPLEVELには、モーター起動前のエンコーダーENCの信号がメモリーされており、その状態からモーターが回転するとエンコーダーENCの出力信号が変化するので、メモリーPLEVELにメモリーされた信号と不一致となる。よつて、このステップではエンコーダーENCの信号変化を検知し、モーターが

実際に回転を開始したか否かを検知し、モーターが回転した時にステップ12へ移行する。

今モーターが上記タイマーの計時時間内に回転を開始しないとすると、上記ステップ10、11が繰り返され、タイマーアップにてステップ13へ移行する。

ステップ13：変数FMAXに対して-1を行いFMAX-1を新たな変数FMAXとする。

ステップ14：該新たな変数を前回最高周波数としてRAMに入力する。

ステップ15：RAMの有効ビットデーターを1に設定する。

ステップ16：ステップ13で求めた新たなFMAXを出力ポートPA₀~PA₇から出力させ、上述の如くして電極A、Bへの駆動周波数を更新させると共に、該FMAXをメモリーFに入力し、再度ステップ9へ移行する。該ステップ13~16までの処理がなされることにてFMAXが-1となり、設定周波数が減少（低下）することとなる。よつてステップ8にてモーターの駆動が開始されているにもかかわらず、実際にモーターが回転を開始しない時には所定時間ごとに設定周波数を一定量づつ減少（低下）させる。これにてモーターに対する駆動周波数が徐々に低下して行き、モーターに対する駆動周波数の走査がなされる。

又、上記の如くして駆動周波数の走査がなされている過程で、モーターが回転すると上記の如くしてステップは12へ移行する。従つてRAMにはモーターが実際に回転を開始した周波数が記憶されることとなる。

以上の如くして、電極A、Bへの周波電圧の周波数が更新（減少して行き）され、モーターが回転を開始するとステップ12が実行される。

ステップ12：入力ポートREOへ入力するエンコーダーからのパルス間隔時間を計測し、モーターの回転速度を求める。このパルス間隔測定はエンコーダーENCから連続して入力される2つのパルス間隔時間を測定する。

ステップ17：ステップ12で求めた検出回転速度とメモリーVELに記憶された指定回転速度を比較し、検出回転速度<指定回転速度の時はステップ19へ移行し、検出回転速度>指定回転速度の時はステップ18へ移行し、検出回転速度=指

11

定回転速度の時はステップ20へ移行する。

モーターは駆動周波数が低い程高速回転すると共に、上記の如くモーターの駆動周波数は\$FFから徐々に低下させて行き、モーターを回転状態へ移行させているので、通常モーター回転開始時では検出回転速度<VELの関係があり、ステップ19へ移行する。

ステップ19: メモリーFの内容、即ちモーターの回転始動時のFMAXに対して-1を行い、FMAX-1をメモリーFに入力する。

ステップ20: 上記メモリーFの内容に出力ポートPD₀の値を加算する。通常入力ポートPD₀には0が入力されているため、通常はこの演算ではメモリーFの内容は変化しない。

ステップ21: 出力ポートPA₀~PA₇から上記メモリーFの内容を出力する。これにてモーターに対する駆動周波数はモーター回転開始時の周波数FMAXよりも一定値減少し、モーターは回転速度を高くする。

ステップ22: メモリーCOUNTに設定されたモーターの回転数を表わすパルス数に対して-1を行う。

即ち、上記ステップ12のパルス間隔時間測定処理は、エンコーダーENCから1パルス入力することに行われるので、ステップ上記ステップが実行されることにてモーターは1パルス分駆動されたこととなり、上記の-1を行い、残モーター回転量を求めメモリーCOUNT₁に入力する。

ステップ23: メモリーCOUNT=0か否かを検出し、COUNT≠0時は再度ステップ12へ移行し、COUNT=0の時にはステップ24へ移行する。

即ちモーターの回転にて残モーター回転量がゼロとなっていない時には再度ステップ12へ移行し、上記の動作を繰り返す。

以上のステップ12、17、19~23の動作を繰り返すごとにモーターの駆動周波数は徐々に低下して行き、モーターの回転速度が徐々に増加することとなる。

上記ステップの繰り返しにてモーターの回転速度が指定速度に達した場合にはステップ17にてこれが検知され、上記ステップ19を介さずステップ20へ移行する。よつてモーターの回転数

12

が指定回転数に達することにてメモリーFの内容に対する-1が中止され、モーターはその時点での駆動周波数で駆動され、回転速度も指定速度となる。

この様にモーターが指定速度が回転している状態で、何らかの原因にてモーターの速度が指定駆動を越えた場合について説明する。

この場合には、ステップ17にて回転速度>VELが検知されるのでステップ18へ移行する。

ステップ18: メモリーFの内容とRAMに記憶されたFMAXとを比較し、 $F \leq FMAX$ の時にはステップ25へ、又 $F > FMAX$ の時はステップ26へ移行する。

今、上記のステップにてメモリーFの内容がモーター駆動時の内容、即ちRAMに記憶されたFMAXよりも小さいものとする。この場合はステップ25へ移行する。

ステップ25: メモリーFの内容に対して+1を行い、 $F+1$ をメモリーFに入力し、ステップ20へ移行し、以後回転速度>VEL、 $F \leq FMAX$ の限りステップ12→17→18→25→20→21→22→23を繰り返す。

従つて回転速度が指定速度よりも高速となつた場合には、徐々に駆動周波数が増大して行き回転速度が低下する。

以上説明した各ステップにて通常はモーターの回転速度が指定速度にサーボ制御されるのであるが、上記減速動作中に何らかの原因でメモリーFの内容をFMAXよりも大としても、指定速度まで減速出来ない場合について説明する。

この様な状態($F < FMAX$)がステップ18にて検知されるとステップ26へ移行する。

ステップ26: メモリーFの内容を変数FMAXとする。これによりモーターの回転開始時RAMに記憶されたFMAXに対して、より高周波数のFMAXが形成される。

ステップ27: RAMに上記ステップ26で形成されたFMAXを、新たな前回最高周波数として設定する。

ステップ28: メモリーFの内容に+1をして、 $F+1$ をメモリーFに入力する。

ステップ28': RAMの有効ビットデーターを1にし、ステップ20へ移行し、以後回転速度>

13

VEL、 $F > F_{MAX}$ の限りステップ12→17→18→26→27→28→20→21→22→23を繰り返す。

上記の動作にて $F > F_{MAX}$ となつてもモーターの回転速度が指定速度よりも高速の時には、メモリーFの内容を+1ずつ増大させ、駆動周波数を徐々に増加させると共に、RAMの前回最高周波数も同様に更新(増大)させて行き、モーターの回転速度が徐々に減少し、モーターの回転速度が指定速度となる様制御される。

以上のステップ12、17~23、25~28までにてモーターが指定速度となる様制御されると共に、その際のモーター駆動周波数がモーター起動時にRAMに設定された周波数 F_{MAX} よりも高周波数を示した時には、その周波数がRAMに記憶され、モーター駆動に際しての実際の最高周波数がRAMに格納される。

又、上記のモーターの速度制御に際して増速駆動がなされ、徐々に駆動周波数が減少させている過程で、その駆動周波数がモーターの共振周波数となつた時又はその近傍の周波数となつた際に、上記周波数をそれ以下に低下させない様なされている。

即ち、前述の如く第1図のカウンター COU_1 は、コンパレータ PC_2 の出力 \overline{PD} から0が出力されている期間 VCO_1 からのパルスを計数する様構成されている。又、上記コンパレータ PC_2 は入力R、Sのパルスの位相差に応じて、その位相差がゼロになる程、短時間出力 \overline{PD} から0を出力する様なされ、かつモーターが共振状態に近づけば近づく程、上記コンパレータ PC_2 の入力R、Sへのパルス位相がゼロに近づく様構成されている。従つて上記カウンター COU_1 のカウント値は、共振状態に近づけば近づく程カウント値を減少させ、該カウント値がモーターの共振状態又はその近傍となつた時には所定値\$3以下になる。この状態はコンパレータ MC_1 にて検知され、モーターが共振又は共振近傍となつた時にはコンパレータ MC_1 の出力は1となり、これがフリップフロップ DFF_2 にて検知され、 DFF_2 の出力Qが1となる。又この DFF_2 のQ出力1に回答してコンパレータ CP_4 も1を出力し、これがコンピューターCPUの入力ポート PD_0 に入力する。

従つてモーターが共振状態又はその近傍となつた時に入力ポート PD_0 には1が伝わっており、上

14

記モーターの増速制御過程にて、ステップ20にて $F = F + PD_0 = F + 1$ がなされる。従つて増速制御にて、ステップ19にて $F = F - 1$ を行い、周波数を減少させた後に共振状態又はその近傍の周波数となつた時にはステップ20にてFに対して+1がなされ、その結果 $F = F - 1 + 1 = F$ となり、上記ステップ19による周波数の減少はステップ20にてキャンセルされ、その周波数が共振周波数又はその近傍となつた時には、たとえモーターの回転速度が指定速度に達していなくても、それ以上低周波数となることが防止され、結局モーターの駆動周波数は共振又はその近傍の周波数以下には低下しない。この様にモーターの周波数を減少させている際に、その周波数を制限する理由は、第5図の如くモーターは共振周波数 f_r をすぎて共振周波数よりも周波数が低下すると急激に回転速度が低下するためであり、この様な現象が生じることを上記の周波数制限にて防止している。

又、上記の如くモーターの速度制御がなされている過程にてモーターが指定回転量駆動されると、メモリーCOUNTの内容が0となる。よつて、この場合はステップ24へ移行する。

ステップ24: 出力ポート PB_1 から0を出力する。

これにてゲート AN_1 、 AN_2 が閉じ、電極A、Bへの周波電圧の印加が禁止され、モーターは停止し、初回のモーター駆動が終了する。この後ステップは上記ステップ2へ移行する。

今、初回のモーター駆動に際してステップ13~16、又はステップ27~28が実行され、RAMの最高周波数が\$FFから変化している時にはRAMの有効ビットが1に設定されている。

従つて初回のモーター駆動に際してモーターが実際に駆動された最高周波数が、初回のモーター駆動作ステップ2、3にてRAMから読み出され、出力ポート $PA_0 \sim PA_7$ から該前回最高周波数が出力されると共にメモリーFに入力され、次のモーター駆動に際して、モーター起動時の駆動周波数が前回実際にモーターを駆動出来た最高周波数となる様指定準備される。

従つて次のモーター駆動に際し不図示の図路にて始動スイッチがオンとなされ、上記ステップ7以後の各ステップの実行によるモーター制御が行われる時点では、その駆動周波数としては上記前回の最高周波数からスタートする。

15

又、通常直前にモーターを駆動した際の実際にモーターを駆動出来た最高周波数を次回のモーターの駆動周波数とした場合、モーターはその周波数が回動することが出来、これにて駆動周波数を\$FFから走査する必要なく直ちにモーターは回

動を開始することとなる。
又、初回のモーター駆動後メインスイッチSW₁をオフとしてもRAMの内容は保持されており、再度メインスイッチSW₁がオンとなつてプログラムがステップ1から実行された場合でも、同様に前回の最高周波数から駆動が開始されることとなる。

〔効果〕

以上の如く本発明にあつては、前回振動波モーターを駆動した際に、モーターが実際に回動を始めた周波数を次回のモーター駆動の起動周波数として設定し、この周波数から所望の速度に対応する低周波数方向へ周波数を移行させているので、直前のモーター使用時に起動を開始した周波数から徐々にその周波数を所望速度を示す周波数方向へ移行させることが出来、モーターを滑らかに、かつ短時間で起動させることが可能となるものである。

尚、実施例では電気-機械エネルギー変換素子

16

として電歪素子を示しているが、これに代えて圧電素子を用いても良いものである。

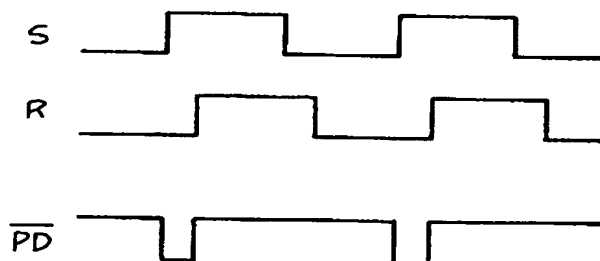
又、実施例にあつてはモーターの回転開始時の周波数を記憶し、これを次回の起動時の初期値として設定しているが、モーターの回転開始時の周波数に対して前後、所定範囲内の周波数を記憶させたり、又は演算にて求め、これを次回の初期値として設定しても良いものである。

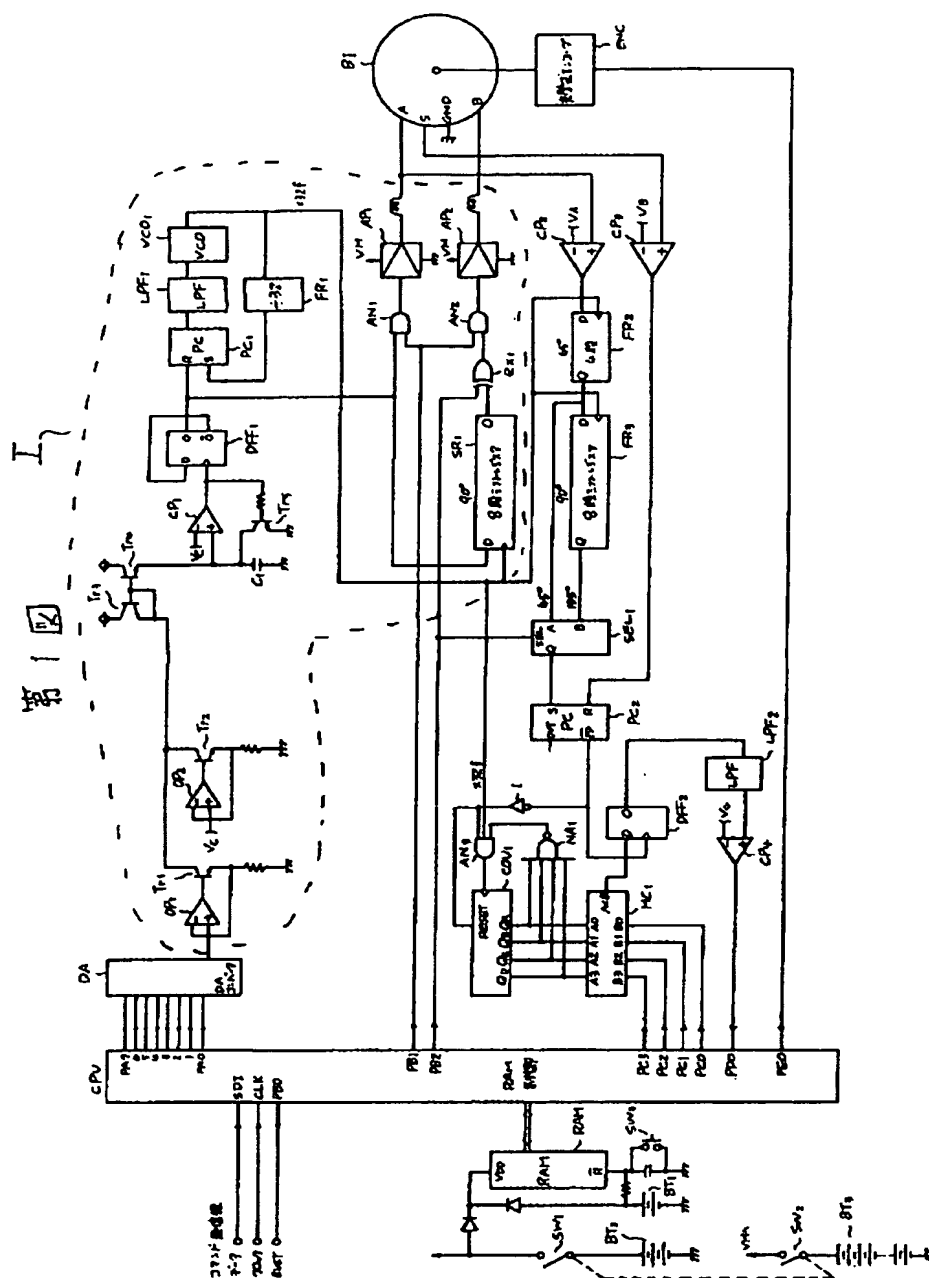
図面の簡単な説明

第1図は本発明に係る振動波モーターの制御回路の一実施例を示す回路図、第2図は本発明に用いる振動波モーターの振動体上に配された電歪素子を示す構成図、第3図は第1図示のコンパレータPC₂の動作を説明するための波形図、第4図a、bは第1図のコンピューターCPUに内蔵されるプログラムフローを示す説明図、第5図は本発明の振動波モーターの回転制御動作を説明する説明図である。

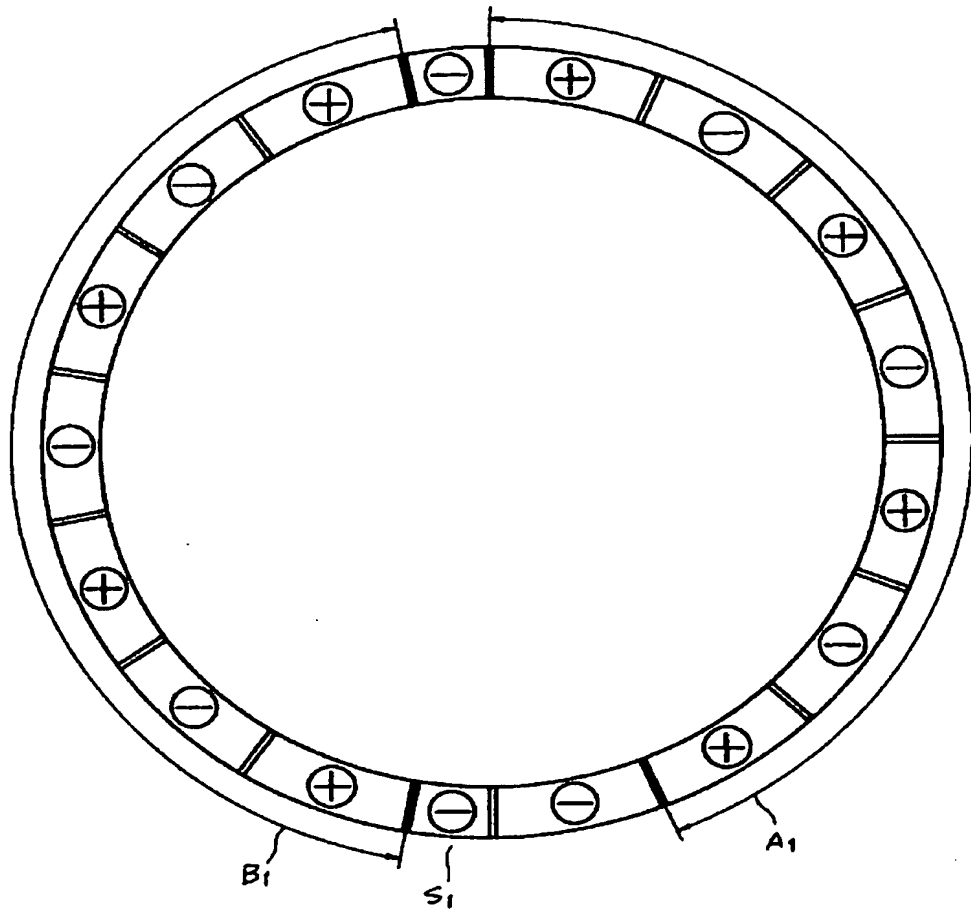
CPU……コンピューター、DA……DA変換器、C₁……コンデンサー、DFF₁、DFF₂……フリップフロップ、PC₁、PC₂……コンパレータ、VCO₁……電圧制御発振器、SR₁……シフトレジスター。

第3図

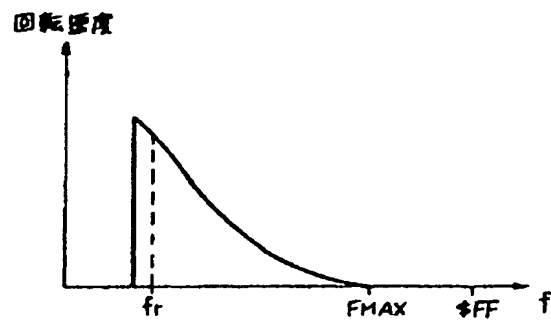




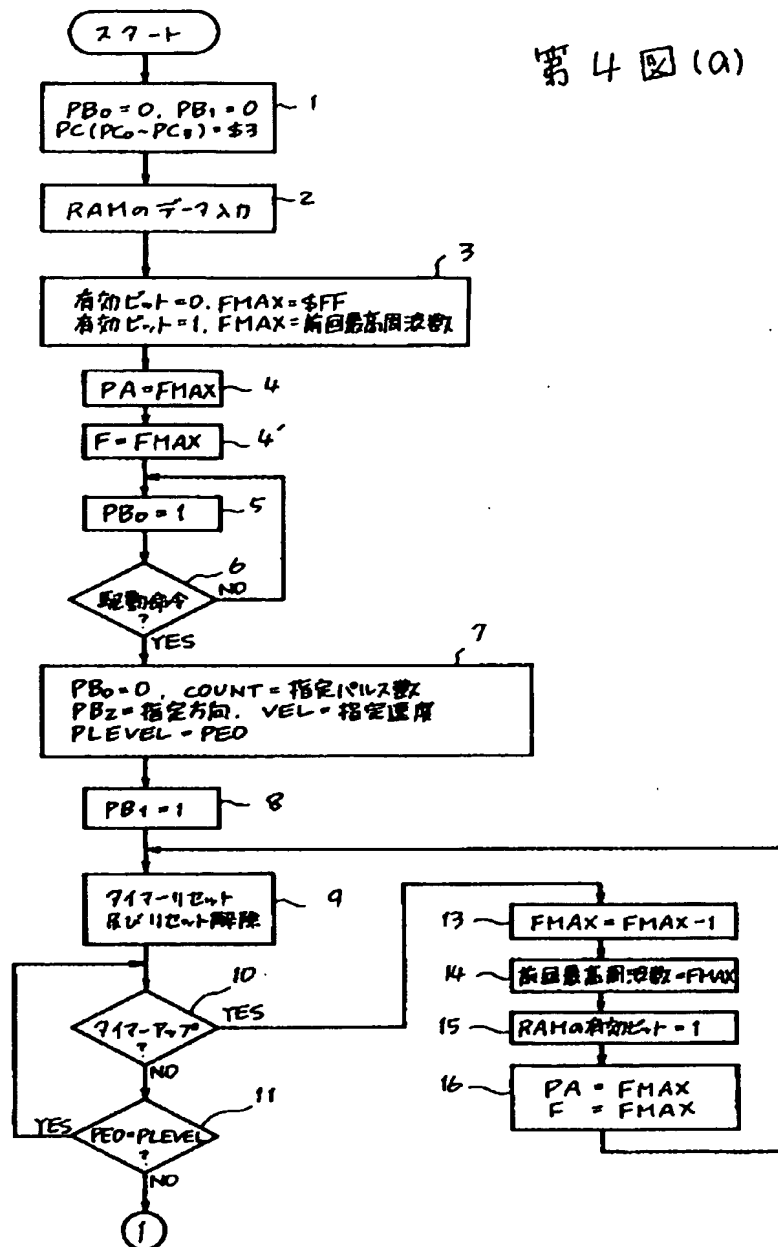
第 2 圖



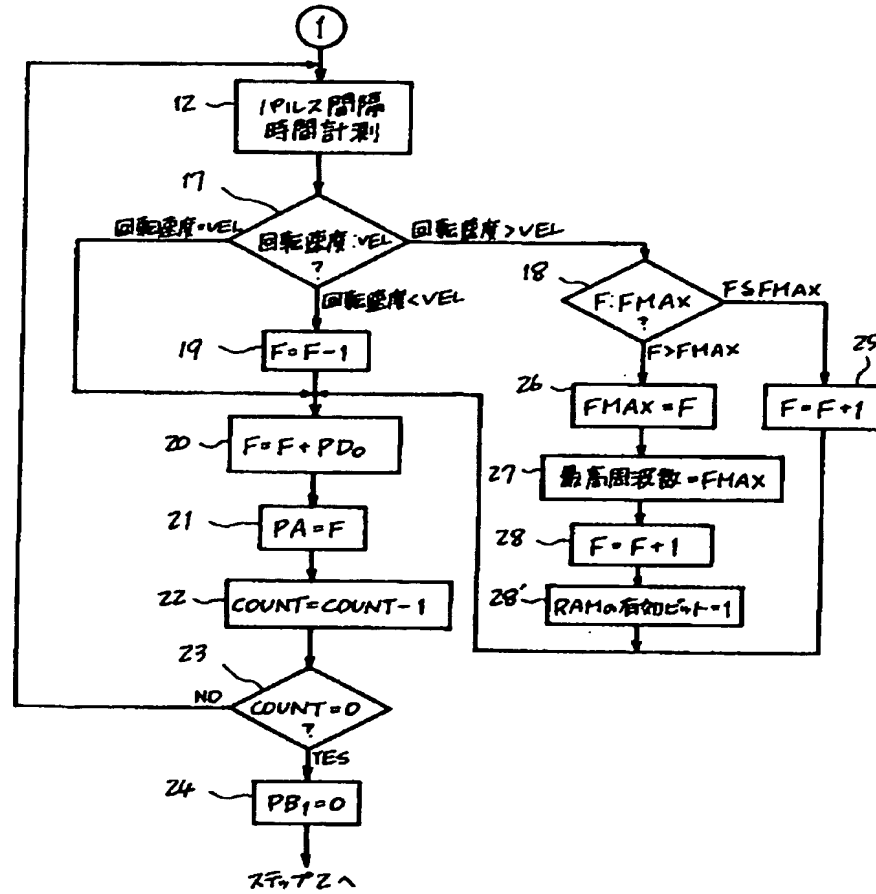
第 5 圖



第 4 図 (a)



第 4 圖 (b)



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.